

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09162330 A**

(43) Date of publication of application: **20.06.97**

(51) Int. Cl

H01L 23/28
H01L 21/52
H01L 23/29
H01L 23/31
H01L 23/50
H01L 25/065
H01L 25/07
H01L 25/18

(21) Application number: **07321469**

(22) Date of filing: **11.12.95**

(71) Applicant: **HITACHI LTD HITACHI VLSI ENG
CORP**

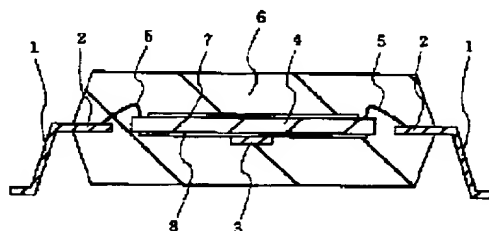
(72) Inventor: **TATE HIROSHI
TSUBOI TOSHIHIRO
MIWA TAKASHI**

**(54) SEMICONDUCTOR INTEGRATED CIRCUIT
DEVICE**

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a semiconductor integrated circuit device such that mounting defects like swelling and cracks are unlikely to be generated in a package in a solder reflow process at the time of mounting.

SOLUTION: In this device, a lead frame composed of an outer lead 1, an inner lead 2 and a die pad 3, a semiconductor substrate 4 bonded and held on the die pad 3 of the lead frame, and other component members are sealed with a mold resin 6. In this case, by providing a rear side resin layer 8 on the back side of the semiconductor substrate 4, bonding property on the interface between the semiconductor substrate 4 and the mold resin 6 and on the interface between the semiconductor substrate 4 and the die pad 3 is improved, thereby attenuating stress generated on the interface.



COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-162330

(43) 公開日 平成9年(1997)6月20日

(51)Int.Cl. ⁸	識別記号	片内整理番号	F I	技術表示箇所
H 0 1 L	23/28		H 0 1 L 23/28	Z
	21/52		21/52	B
	23/29		23/50	U
	23/31		23/30	B
	23/50		25/08	Z
審査請求 未請求 請求項の数 7 O L (全 8 頁) 最終頁に続く				

(21) 出願番号 特願平7-321469

(22) 出願日 平成7年(1995)12月11日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233468

日立超エル・エス・アイ・エンジニアリング株式会社

東京都小平市上水本町5丁目20番1号

(72) 発明者 館 宏

東京都小平市上水本町5丁目20番1号 日立超エル・エス・アイ・エンジニアリング株式会社内

(74) 代理人 弁理士 筒井 大和

最終頁に続く

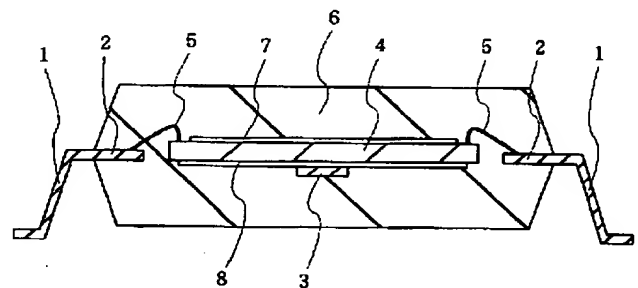
(54) 【発明の名称】 半導体集積回路装置

(57) 【要約】

【課題】 実装時のハンダリフロー工程でパッケージに膨れ、クラック等の実装不良が発生しにくい半導体集積回路装置を提供する。

【解決手段】 外部リード1、内部リード2およびダイパッド3よりなるリードフレームと、そのリードフレームの前記ダイパッド3の上に接着されて保持される半導体基板4と、その他の部材とをモールド樹脂6で封止した半導体集積回路装置であって、前記半導体基板4の裏面に、裏面樹脂層8を設けることにより、半導体基板4とモールド樹脂6との界面、および半導体基板4とダイパッド3との界面での接着性を向上し、前記界面に発生する応力を緩和する。

図 1



- | | |
|-----------|-------------|
| 1 : 外部リード | 5 : 金属細線 |
| 2 : 内部リード | 6 : モールド樹脂 |
| 3 : ダイパッド | 7 : 素子面用樹脂層 |
| 4 : 半導体基板 | 8 : 裏面樹脂層 |

【特許請求の範囲】

【請求項1】 半導体集積回路素子とその主面に設けられた半導体基板と、
内部リード、外部リードおよび前記半導体基板を保持するダイパッドを含むリードフレームと、
前記半導体基板の主面に設けられた電氣的接続のための金属パッドと前記内部リードとを互いに電氣的に接続する接続手段と、
前記内部リード、前記半導体基板および前記接続手段を封止する樹脂製のパッケージとを含む半導体集積回路装置であって、
前記半導体基板の裏面に、樹脂層が配置されていることを特徴とする半導体集積回路装置。

【請求項2】 請求項1記載の半導体集積回路装置であって、前記半導体基板を保持するダイパッドが前記樹脂層を介して前記半導体基板に接する接合面の接合面面積は、前記半導体基板の裏面面積よりも小さいことを特徴とする半導体集積回路装置。

【請求項3】 半導体集積回路素子とその主面に設けられた半導体基板と、
前記半導体基板を保持する内部リードおよび外部リードを含むリードフレームと、
前記半導体基板の主面に設けられた電氣的接続のための金属パッドと前記内部リードとを互いに電氣的に接続する接続手段と、
前記内部リード、前記半導体基板および前記接続手段を封止する樹脂製のパッケージとを含む半導体集積回路装置であって、
前記半導体基板の裏面に、樹脂層が配置されていることを特徴とする半導体集積回路装置。

【請求項4】 請求項1、2または3記載の半導体集積回路装置であって、前記半導体基板の裏面および側面または前記半導体基板の全面に樹脂層が配置されていることを特徴とする半導体集積回路装置。

【請求項5】 請求項1、2、3または4記載の半導体集積回路装置であって、前記半導体基板の裏面に配置された樹脂層は、樹脂の存在する樹脂装填領域と樹脂の存在しない空隙領域とから構成されることを特徴とする半導体集積回路装置。

【請求項6】 請求項1、2、3、4または5記載の半導体集積回路装置であって、前記半導体基板の裏面に配置された樹脂層は、複数の独立した樹脂層が前記半導体基板の裏面に布設されているものであることを特徴とする半導体集積回路装置。

【請求項7】 請求項1、2、3、4、5または6記載の半導体集積回路装置であって、前記樹脂層は、200℃以上の耐熱性を有する有機材料を主成分とするものであることを特徴とする半導体集積回路装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体集積回路装置に関し、特に、大型の半導体チップを組み込んだ樹脂封止型パッケージに適用して有効な技術に関するものである。

【0002】

【従来の技術】半導体デバイスの高集積化、実装技術の向上に伴い、半導体集積回路装置用パッケージ（以下単にパッケージという）の薄型化、多ピン化への要求は強く、この要求に対応したパッケージとしてTQFP（Thin Quad Flat Package）、TSOP（Thin Small Outline Package）等が実用化されている。これらのパッケージの厚さは1mmと薄型化されたものであり、そのモールド樹脂の厚さはQFP（Quad Flat Package）と比較して2分の1から3分の1程度と薄くなる。

【0003】樹脂封止型パッケージに用いられるモールド樹脂は、一般に、ある程度の吸湿性を有している。このパッケージ内に侵入した水分は、ダイパッドあるいは半導体基板とパッケージとの界面に毛細管現象により蓄積され、この水分が実装時のハンダリフロー工程で水蒸気化し、パッケージ内部の圧力を異常に上昇させる。あるいは、半導体基板裏面とダイパッドとを接着する際に用いる接着剤の溶剤がその接着部に残存し、ハンダリフロー時の熱により気化して圧力を生じる。その結果、パッケージに膨れやクラックを発生し、機器不良の発生原因となる。

【0004】パッケージに膨れやクラックが発生する臨界応力はモールド樹脂の厚さの2乗に逆比例するため、前記のTQFPやTSOPでは従来の4分の1から9分の1程度の応力で膨れやクラックを発生することとなる。

【0005】よって、薄型化に対応したパッケージでは実装時のリフロー工程で膨れやクラックが発生しやすく、この対策として、モールド樹脂材料の改良、リードフレームの改良等が施されている。

【0006】モールド樹脂材料の改良は、高密着力化、低吸湿化、熱時高度の向上の観点から検討されており、リードフレームの改良は、ダイパッド形状の工夫、表面処理による密着力向上の観点から検討されている。

【0007】なお、樹脂封止型の半導体パッケージにおけるパッケージクラックおよび剥離防止対策技術を詳しく記載している例としては、たとえば、平成6年4月20日プレスジャーナル発行、「月刊 Semiconductor World」1994年5月号、P53～P89がある。

【0008】

【発明が解決しようとする課題】しかし、モールド樹脂材料の改良はほぼ技術的限界に達し、リードフレームの改良は量産性、コストの問題が残り、十分ではない。また、パッケージの更なる薄型化は、今後の高密度実装技術からの要求でもある。よって、パッケージの耐リフロー性を、さらに向上させる必要がある。

【0009】本発明の目的は、実装時のハンダリフロー工程でパッケージに膨れ、クラック等の実装不良が発生しにくい半導体集積回路装置を提供することにある。

【0010】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面から明らかなるであろう。

【0011】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0012】第1に、本発明の半導体集積回路装置は、樹脂製のパッケージ内にモールドされる半導体基板の裏面に樹脂層を配置したものである。

【0013】このような構成の半導体集積回路装置によれば、モールドされる半導体基板の裏面に樹脂層を配置しているため、半導体基板の裏面と樹脂製パッケージ、および半導体基板の裏面と半導体基板が保持されるダイパッドとの密着性を向上させ、また、ハンダリフロー時にこれらの界面に発生する応力を前記樹脂層により緩和することができ、ハンダリフロー時に発生するパッケージの膨れやクラックを抑制することができる。

【0014】第2に、本発明の半導体集積回路装置は、半導体基板を保持するダイパッドの面積を、半導体基板の裏面面積よりも小さくしたものである。

【0015】このような構成の半導体集積回路装置によれば、前記した第1の発明の効果をより一層有効に作用させることが可能になる。

【0016】すなわち、ハンダリフロー時に異常な応力を発生させる部位は、(1)半導体基板と樹脂パッケージとの界面、(2)半導体基板とダイパッドとの接合面、(3)ダイパッドと樹脂パッケージとの界面、のほぼ3カ所であるが、前記第1の発明により前記(1)および前記(2)の部位の対策はとられているものの前記(3)については未対策である。そこで、本第2の発明により前記(3)の部位が占める面積を小さくし、相対的に耐リフロー性を向上させるものである。

【0017】また、ダイパッドの面積を小さくすることにより、前記(2)の部位の面積も小さくなるが、この部位には半導体基板をダイパッドに接合するための接着剤が存在し、この接着剤の内部に残留する溶剤もしくは接着剤中の水分が圧力発生の原因であることから、この接着剤の量を少なくすることは、ハンダリフロー時の異常な応力発生抑制に有効となる。

【0018】第3に、本発明の半導体集積回路装置は、半導体基板を内部リードに保持させたものであって、その半導体基板の裏面に樹脂層を配置したものである。すなわち、リードフレームにダイパッドを用いず、LOC (Lead On Chip) 構造またはCOL (Chip On Lead) 構造とし、半導体基板裏面に樹脂層を配置したものである。この場合には前記(2)および(3)の部位が存在

しなくなるため、本発明の効果を最も有効に奏するものと考えられる。

【0019】第4に、本発明の半導体集積回路装置は、前記樹脂層を半導体基板の裏面に加えて前記半導体基板の側面もしくは側面と表面にも配置したものである。

【0020】このような構成の半導体集積回路装置によれば、ハンダリフロー時のパッケージの耐クラック性をさらに向上させることが可能である。すなわち、クラックの発生は、半導体基板の端部から樹脂製パッケージの外側に向かって発生する内部クラックが多数を占めるが、この内部クラックは、その発生部位である半導体基板端部に接するパッケージ部に応力が集中するためであると考えられる。そこで、この応力が集中する領域にも樹脂層を配し、接着力の向上と応力の緩和を施したものである。

【0021】第5に、本発明の半導体集積回路装置は、半導体基板の裏面に配置された樹脂層を、樹脂の存在する樹脂装填領域と樹脂の存在しない空隙領域とから構成したものである。

【0022】このような構成の半導体集積回路装置によると、前記樹脂層に加わる応力が、樹脂の存在しない空隙領域の存在により有効に緩和され、パッケージの膨れやクラックの発生を抑制することができる。また、半導体基板と樹脂層との界面、あるいは樹脂製パッケージもしくはダイパッドと樹脂層との界面に局所的な剥離が発生しても、前記空隙領域が存在するため、剥離の進行がその空隙領域に至ったときに応力は緩和され、それ以上の剥離の進行は起こり難くなる。その結果、パッケージの膨れやクラックの発生を抑制することができる。

【0023】第6に、本発明の半導体集積回路装置は、半導体基板の裏面に配置された樹脂層を、半導体基板の裏面に布設された複数の独立した樹脂層としたものである。

【0024】このような半導体集積回路装置によれば、上記第3の発明と同様にパッケージの膨れやクラックの発生を抑制することができる。すなわち、一の独立した樹脂層の界面に局所的な剥離が発生しても、この剥離が発生した樹脂層とそれに隣接する樹脂層との境界部には空隙が存在するため剥離の進行はこの空隙以上には進み難くなり、結果として、膨れ等の発生を抑制することができる。

【0025】なお、この第5の発明の構成と第6の発明の構成を組み合わせた構成、すなわち、樹脂層を独立した複数の布設された樹脂層とし、かつその樹脂層が樹脂装填領域と空隙領域から構成されるもの、としてもよい。

【0026】第7に、本発明の半導体集積回路装置は、前記樹脂層を、200℃以上の耐熱性を有する有機材料を主成分としたものである。耐熱性を有する有機材料として、ポリイミド、ポリエーテルスルホン(PES)、

ポリエーテルケトン（PEK）等を例示することができる。

【0027】このような200℃以上の耐熱性を有する有機材料を樹脂層に用いることにより、ハンダリフロー時の耐熱信頼性を向上させることが可能となる。また、組立プロセス中での樹脂層の劣化、材料分解を防止することが可能となる。

【0028】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0029】（実施の形態1）図1は、本発明の実施の形態の一つである半導体集積回路装置の一例を示した要部断面図である。

【0030】本実施の形態の半導体集積回路装置は、外部リード1、内部リード2およびダイパッド3よりなるリードフレームと、前記リードフレームの前記ダイパッド3の上に接着されて保持される半導体基板4と、前記内部リード2と前記半導体基板4とを電気的に接続する接続手段である金属ワイヤ5と、前記外部リード1を除く前記各構成部品を封止するモールド樹脂6とを有する構造となっており、前記半導体基板4の主面側には素子面用樹脂層7が、また、前記半導体基板4の裏面側には裏面樹脂層8が設けられているものである。

【0031】外部リード1、内部リード2およびダイパッド3から構成されるリードフレームは、鉄-ニッケル系合金もしくは銅合金を、スタンピング加工もしくはエッチング加工により形成されたものを用いることができる。その表面の凹凸は小さい方が好ましく、標準的にはRa（5点平均粗さ）で0.05μm〜0.1μmとするのがよい。また、必要に応じて表面処理を施すこともできる。

【0032】なお、外部リード1は、回路基板への実装工程においてハンダ付される部分であるため、前記外部リード1の表面は、前記ハンダの濡れ性を維持および向上のためのメッキ処理が施されていることが好ましい。メッキ処理は代表的にはハンダメッキがあげられる。また、前記外部リード1の形状は、図1に示した形状に限定されるわけではなく、実装時の状態に応じて、Jルーブ型、挿入型等の形状であっても構わない。

【0033】半導体基板4は、シリコン単結晶ウェハの主面上に公知のウェハ処理工程（いわゆる前処理工程）を経て、半導体集積回路素子が形成されたものを、ダイサーによりダイシングして分断し、チップ状態となったものである。内部リード2との電気的接続のためにその主面上にアルミ合金等で形成されたコンタクトパッド（図示せず）が形成されている。

【0034】半導体基板4の主面側に形成される素子面用樹脂層7は、その主面上に形成される半導体集積回路素子を、樹脂内に分散されたフィラから保護するためのものであり、ポリイミド、PES、PEK等から形成す

ることができる。

【0035】半導体基板4の裏面に形成される裏面樹脂層8は、モールド樹脂6およびダイパッド3との接着力を向上させるため、あるいは、裏面樹脂層8の存在する界面に発生する応力を緩和するために形成するもので、ポリイミド、PES、PEK等の材料を用いて形成することができる。これらの材料は200℃以上の耐熱性を有するものであり、これにより、実装時のハンダリフローに対して安定な耐熱特性を確保することが可能となる。本実施の形態では裏面樹脂層8は均一に形成されている。

【0036】なお、素子面用樹脂層7および裏面樹脂層8は、基板がウェハ状態にある時に形成してもよいが、ダイシングして分断され、チップ状態になった後に個々のチップ毎に形成してもよい。ウェハ状態で形成するときにはスピコート法で、チップ状態で形成するときにはディップ法で形成することができる。

【0037】半導体基板4は、その裏面に形成された裏面樹脂層8を介してダイパッド3に接着される。このとき、図1に示すように、ダイパッド3の面積は半導体基板4の面積よりも小さくなっている。そのため、裏面樹脂層8の一部が直接モールド樹脂6に接する構造となっている。

【0038】ダイパッド3と半導体基板4は接着剤（図示せず）により接着されており、この接着剤は、公知のダイボンダ剤、たとえばエポキシ系銀ペーストを用いることができる。

【0039】金属ワイヤ5は、前記コンタクトパッドと内部リード2とを電気的に接続する接続手段であり、直径30μm程度の金線、アルミニウム線または銅線等を用いることができる。接続は、熱圧着ボンディング法または超音波ボンディング法を用いることができる。なお、本実施の形態では、金属ワイヤ5による接続の例を示すが、この手段に限られるわけではなく、たとえばバンプ電極を用いて接続する手段等、金属ワイヤを用いない接続手段であっても構わない。

【0040】モールド樹脂6は、マルチプランジャ方式のトランスファモールド法を用いて形成することができ、材料としてはエポキシ系あるいはポリイミド系の有機樹脂を用いることができる。また、前記樹脂には適当なフィラ、たとえば石英ガラス粉を充填する。

【0041】上記した本実施の形態の半導体集積回路装置によれば、以下のような効果が得られる。

【0042】（1）半導体基板4の裏面に裏面樹脂層8を形成したことにより、ダイパッド3およびモールド樹脂6との接着性が向上し、また、裏面樹脂層8の存在する界面に発生する応力を緩和することができるため、前記界面での剥離を抑制することが可能となり、パッケージの膨れやクラックの発生を抑制することができる。

【0043】（2）裏面樹脂層8を200℃以上の耐熱

性を有するポリイミド、PES、PEK等としたことにより、実装時のハンダリフローに対して安定な耐熱特性を確保することが可能となる。

【0044】(3) ダイパッド3の面積を半導体基板4の裏面の面積よりも小さくすることにより、半導体基板4の裏面に形成した裏面樹脂層8をモールド樹脂6に直接接触させることができ、ダイパッド3とモールド樹脂6の界面で発生する剥離の機会を減ずることができる。これによりパッケージの膨れやクラックの発生を抑制することができる。

【0045】(4) ダイパッド3の面積を小さくすることにより、半導体基板4をダイパッド3に接着するための接着剤の量を減ずることが可能となり、前記接着剤に起因するダイパッド3と半導体基板4との間の剥離の確率を減じ、パッケージの膨れやクラックの発生を抑制することができる。

【0046】なお、本実施の形態では、裏面樹脂層8が半導体基板4の裏面にのみ形成されている場合について説明したが、図2に示すように裏面樹脂層8が半導体基板4の側面もしくは表面の一部にも形成されるものであってもよい。

【0047】この場合、半導体基板4の側面にも裏面樹脂層8が形成されているため、モールド樹脂6の応力が最も集中すると考えられる半導体基板4の角の部分の接着性を向上させることが可能であり、パッケージの膨れやクラックの発生をより効果的に抑制することができる、という効果を有する。

【0048】(実施の形態2) 図3は、本発明の別の実施の形態の一つである半導体集積回路装置の一例を示した要部断面図である。

【0049】本実施の形態2の半導体集積回路装置の構成は、外部リード1および内部リード2からなるリードフレームと、前記リードフレームの内部リード2に接着されて保持される半導体基板4と、前記内部リード2と前記半導体基板4とを電氣的に接続する接続手段である金属ワイヤ5と、前記外部リード1を除く前記各構成部品を封止するモールド樹脂6とを有する構造となっており、前記半導体基板4の主面側には素子面用樹脂層7が、また、前記半導体基板4の裏面側には裏面樹脂層8が設けられているものである。

【0050】前記各構成部分の詳細は、実施の形態1に記載したものとほぼ同様であるため省略する。

【0051】上記した半導体集積回路装置によれば、前記した実施の形態1の(1)および(2)の効果の他に、以下のような効果を得ることができる。

【0052】(1) ダイパッドをなくしたLOC構造とすることにより、裏面樹脂層8がモールド樹脂6と全面で接触することとなり、半導体基板4とモールド樹脂6との接着性を向上させることができ、パッケージの膨れやクラックを抑制することができる。

【0053】なお、本実施の形態2では内部リード2と半導体基板4との電氣的な接続手段を金属ワイヤ5を用いたワイヤボンディングとしたが、バンプ電極を用いた接続手段としてもよい。

【0054】この場合には、前記バンプ電極が、電氣的な接続手段のみならず、内部リード2と半導体基板4との機械的な接着手段としても作用させることができるため、特別に接着剤を用いる必要がない。このため、接着剤に起因する剥離の要因を排除することが可能となり、
10 パッケージの膨れやクラックを抑制することができる、という効果を有する。

【0055】また、半導体基板4の側面およびその表面の一部に裏面樹脂層8が形成されてもよいことは実施の形態1の場合と同様である。

【0056】さらに、本実施の形態2ではLOC構造の場合について説明したが、図4に示すようにCOL構造であってもよいことは言うまでもない。

【0057】(実施の形態3) 前記した実施の形態1および2では、裏面樹脂層8が半導体基板4の裏面に均一に形成されている場合について説明したが、本実施の形態3では、裏面樹脂層8が不均一に形成されている場合について説明する。
20

【0058】図5は、本発明の別の実施の形態の一つである半導体集積回路装置における半導体基板4を裏面から観察した場合の上面図である。図5においてハッチングを施しているのは、領域を分けて示すための便宜のためであり、断面を示しているものではない。

【0059】半導体基板4の裏面に、裏面樹脂層8が形成されており、前記裏面樹脂層8は、樹脂の存在する樹脂装填領域9と樹脂の存在しない空隙領域10とから構成されている。また、本実施の形態3では、半導体基板4の周辺部11には、裏面樹脂層を形成していない。
30

【0060】前記の樹脂装填領域9と空隙領域10を有する裏面樹脂層8の形成方法としては、メタルマスクを用いたディップ法またはスピンコート法、全面にコーティングした後にレジストマスクを形成してエッチングする方法、スクリーン印刷により樹脂層を形成する方法等が例示される。

【0061】このような半導体集積回路装置によれば、
40 以下のような効果が得られる。

【0062】(1) 裏面樹脂層8に空隙領域10を設けたことにより、前記裏面樹脂層8に接するモールド樹脂6またはダイパッド3との接合を三次元化することとなり、裏面樹脂層8に加わる応力を分散して、有効に緩和することが可能となる。その結果、パッケージの膨れやクラックの発生を抑制することができる。

【0063】(2) 裏面樹脂層8に空隙領域10を設けたことにより、半導体基板4と裏面樹脂層8との界面、あるいはモールド樹脂6もしくはダイパッド3と裏面樹脂層8との界面に局部的な剥離が発生しても、前記空隙
50

領域10が存在するため、剥離の進行がその空隙領域10に至ったときに応力は緩和され、それ以上の剥離の進行は起こり難くなる。その結果、パッケージの膨れやクラックの発生を抑制することができる。

【0064】(実施の形態4) 本実施の形態4では、裏面樹脂層8が不均一に形成されている別の場合について説明する。

【0065】図6は、本発明の別の実施の形態の一つである半導体集積回路装置における半導体基板4を裏面から観察した場合の上面図である。図6においてハッチングを施しているのは、領域を分けて示すための便宜のためであり、断面を示しているものではない。

【0066】半導体基板4の裏面に、複数の独立した樹脂層12から構成される裏面樹脂層8が形成されており、前記樹脂層12の境界には樹脂の存在しない空隙13が形成されている。

【0067】このような裏面樹脂層8の形成方法としては、前記した実施の形態3の樹脂層製造方法と同様の方法が例示される。

【0068】このような半導体集積回路装置によれば、以下のような効果が得られる。

【0069】(1) 複数の独立した樹脂層12により裏面樹脂層8を構成したことにより、一の独立した樹脂層12の界面に局所的な剥離が発生しても、この剥離が発生した樹脂層12とそれに隣接する別の樹脂層12との境界部には空隙13が存在するため剥離の進行はこの空隙13以上には進み難くなり、結果として、パッケージの膨れやクラックの発生を抑制することができる。

【0070】なお、本実施の形態4と前記した実施の形態3の構成を組み合わせた構成、すなわち、図7に示すように、半導体基板4の裏面に形成した裏面樹脂層8を、独立した複数の布設された樹脂層12とし、かつその樹脂層12が樹脂装填領域9と空隙領域10から構成されるもの、としてもよい。

【0071】上記の場合、裏面樹脂層8の耐剥離性はさらに向上することが期待できる。

【0072】以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0073】たとえば、本実施の形態では半導体基板4の周辺部に裏面樹脂層8を設けない例を示したが、周辺部およびその側面にも裏面樹脂層8を設けてもよく、また、空隙領域10、独立した樹脂層12の形状として、各々円形、四角形を例示したが、六角形等の多角形もしくはは任意の形状であっても構わないことはいうまでもない。

【0074】

【発明の効果】 本願において開示される発明のうち、代

表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0075】(1) 半導体基板の裏面とモールド樹脂、および半導体基板の裏面とダイパッドとの密着性を向上させ、また、ハンダリフロー時にこれらの界面に発生する応力を緩和することにより、ハンダリフロー時に発生するパッケージの膨れやクラックを抑制することができる。

【0076】(2) 半導体基板とモールド樹脂との接合面積を大きくし、ダイパッドとモールド樹脂との接合面積を小さくすることにより、モールド樹脂の耐剥離性を向上することができる。

【0077】(3) ダイパッド面積を小さくすること、またはダイパッドを用いないことにより、ダイパッドに半導体基板を接着するための接着剤の使用量を減少し、あるいはなくすることができ、ハンダリフロー時に発生する応力の発生原因の一つを取り除くことができる。

【0078】(4) 半導体基板の端部に発生する応力を緩和することにより、パッケージの膨れやクラックを抑制することができる。

【0079】(5) 半導体基板の裏面樹脂層に空隙領域を設けることにより、樹脂層に加わる応力を緩和することができ、耐剥離性を向上させることができる。

【0080】(6) 半導体基板の裏面樹脂層に空隙領域を設けることにより、樹脂層界面に発生した局所的な剥離の進行を止め、パッケージの膨れやクラックを抑制することができる。

【0081】(7) 200℃以上の耐熱性を有する有機材料を半導体基板の裏面樹脂層に用いることにより、ハンダリフロー時の耐熱信頼性を向上させ、組立プロセス中での樹脂層の劣化、材料分解を防止することが可能となる。

【図面の簡単な説明】

【図1】 本発明の実施の形態の一つである半導体集積回路装置の一例を示した要部断面図である。

【図2】 本発明の実施の形態の一つである半導体集積回路装置の一例を示した要部断面図である。

【図3】 本発明の他の実施の形態の一つである半導体集積回路装置の一例を示した要部断面図である。

【図4】 本発明の他の実施の形態の一つである半導体集積回路装置の一例を示した要部断面図である。

【図5】 本発明のさらに他の実施の形態の一つである半導体集積回路装置における半導体基板を裏面から観察した場合の上面図である。

【図6】 本発明の他の実施の形態の一つである半導体集積回路装置における半導体基板を裏面から観察した場合の上面図である。

【図7】 本発明の他の実施の形態の一つである半導体集積回路装置における半導体基板を裏面から観察した場合の上面図である。

11

12

【符号の説明】

- 1 外部リード
2 内部リード
3 ダイパッド
4 半導体基板
5 金属ワイヤ
6 モールド樹脂

* 7 素子面用樹脂層

8 裏面樹脂層

9 樹脂装填領域

10 空隙領域

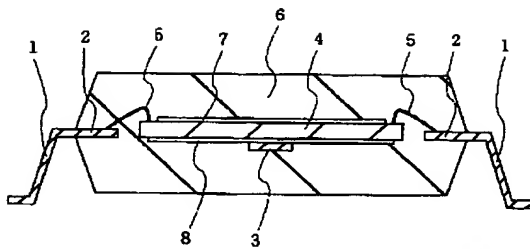
11 周辺部

12 樹脂層

* 13 空隙

【図1】

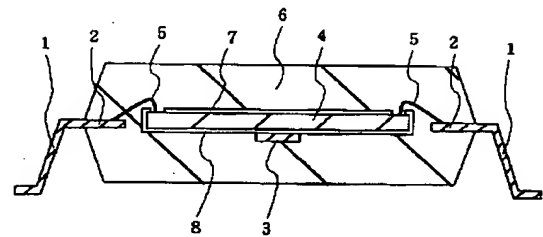
図 1



- 1: 外部リード 5: 金属細線
2: 内部リード 6: モールド樹脂
3: ダイパッド 7: 素子面用樹脂層
4: 半導体基板 8: 裏面樹脂層

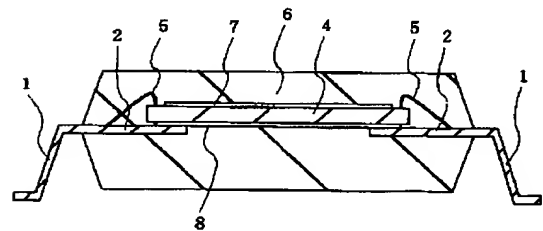
【図2】

図 2



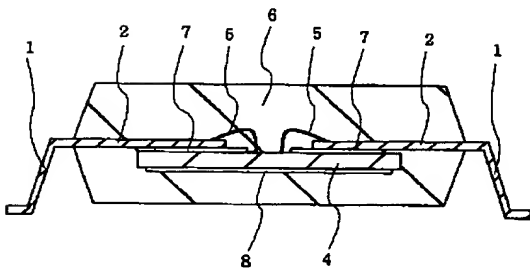
【図4】

図 4



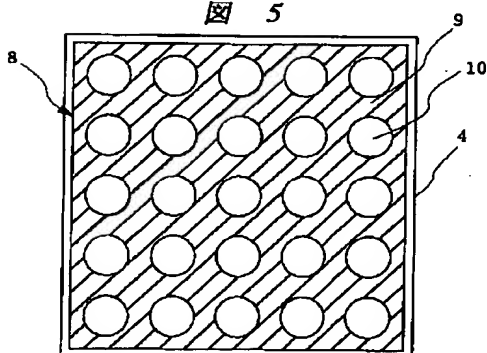
【図3】

図 3



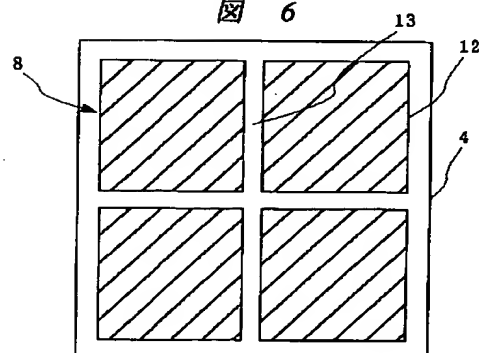
【図5】

図 5

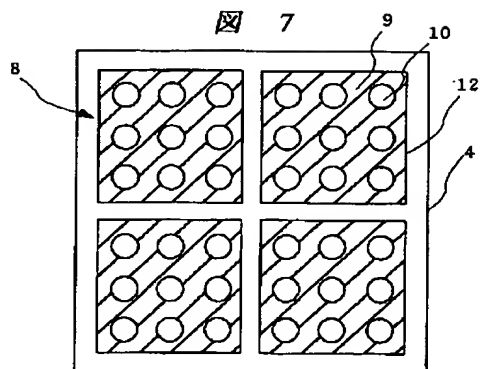


【図6】

図 6



【図 7】



フロントページの続き

(51) Int. Cl. 6

識別記号

庁内整理番号

F I

技術表示箇所

H O 1 L 25/065

25/07

25/18

(72) 発明者 坪井 敏宏

東京都小平市上水本町 5 丁目 20 番 1 号 日
立超エル・エス・アイ・エンジニアリング
株式会社内

(72) 発明者 三輪 孝志

東京都青梅市今井 2326 番地 株式会社日立
製作所デバイス開発センタ内